

1、ssd1963是1215k字节帧缓冲显示控制器，支持864 x 480 x 24位图形内容。它也配有不同宽度并行接口总线来接收图形数据和命令从单片机。它的显示界面，支持常见的内存更少的LCD驱动器，每一像素的颜色深度可达24比特。

2、特点

- -建于1215k字节帧缓冲。支持864 x 480到24BPP显示
- -支持8位串行RGB接口
- -0, 90, 180的硬件旋转, 270度
- -硬件显示镜像
- -硬件窗口
- -可编程的亮度, 对比度和饱和度控制
- -动态背光控制 (DBC) 通过脉宽调制信号
- 单片机的连接
- -8 / 9 / 16 / 18 / 24位单片机的接口
- -撕裂效应信号
- I / O的连接
- 4个GPIO引脚-
- 内置时钟发生器
- 深睡眠

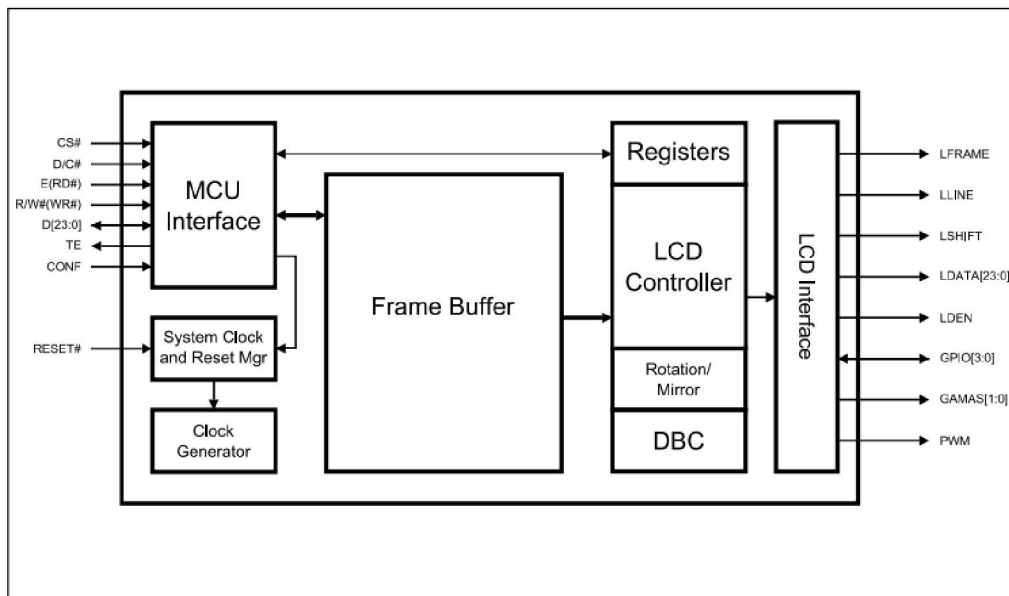
3、订购须知,

Table 3-1: Ordering Information

Ordering Part Number	Package Form
SSD1963G41	TFBGA-80 (Tray)
SSD1963QL9	LQFP-128 (Tray)
SSD1963QL9R	LQFP-128 (Tape & Reel)

4、结构图

Figure 4-1: SSD1963 Block Diagram



5、引脚排列

5.1 80 balls TFBGA

Figure 5-1: Pinout Diagram –TFBGA (Topview)

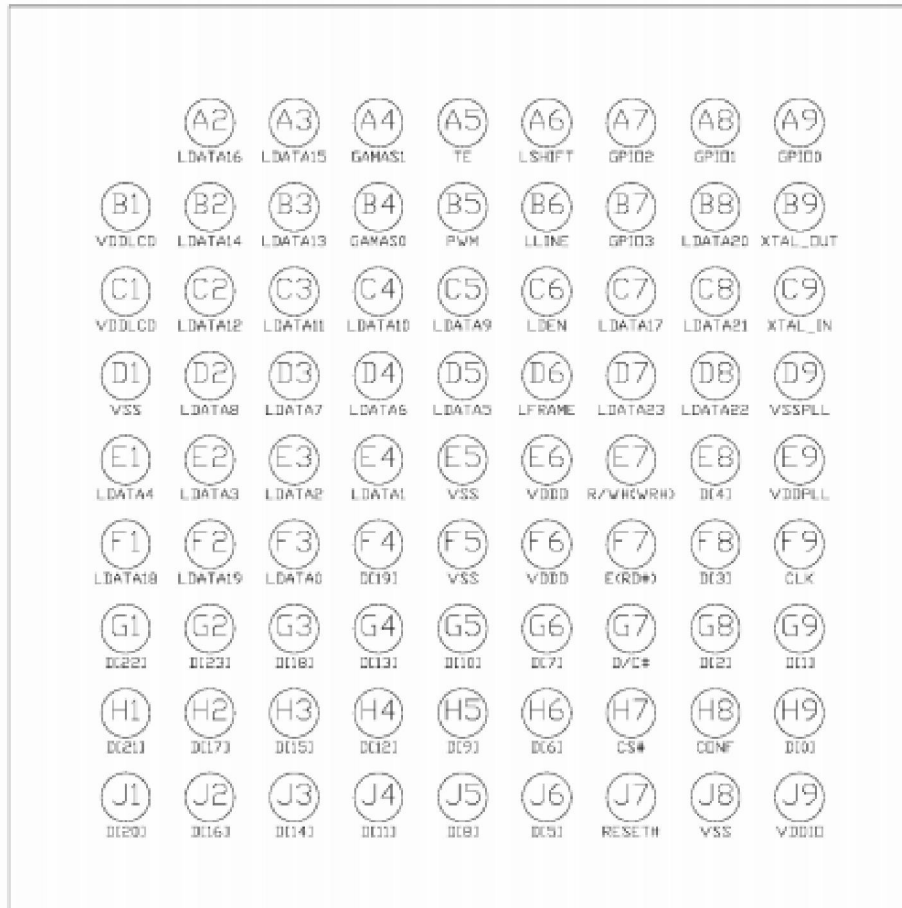


Table 5-1: TFBGA Pin Assignment Table

Pin #	Signal Name	Pin #	Signal Name	Pin #	Signal Name	Pin #	Signal Name	Pin #	Signal Name
A1	-	C1	VDDLCD	E1	LDATA4	G1	D[22]	J1	D[20]
A2	LDATA16	C2	LDATA12	E2	LDATA3	G2	D[23]	J2	D[16]
A3	LDATA15	C3	LDATA11	E3	LDATA2	G3	D[18]	J3	D[14]
A4	GAMAS1	C4	LDATA10	E4	LDATA1	G4	D[13]	J4	D[11]
A5	TE	C5	LDATA9	E5	VSS	G5	D[10]	J5	D[8]
A6	LSHIFT	C6	LDEN	E6	VDDD	G6	D[7]	J6	D[5]
A7	GPIO2	C7	LDATA17	E7	R/W# (WR#)	G7	D/C#	J7	RESET#
A8	GPIO1	C8	LDATA21	E8	D[4]	G8	D[2]	J8	VSS
A9	GPIO0	C9	XTAL_IN	E9	VDDPLL	G9	D[1]	J9	VDDIO
B1	VDDLCD	D1	VSS	F1	LDATA18	H1	D[21]		
B2	LDATA14	D2	LDATA8	F2	LDATA19	H2	D[17]		
B3	LDATA13	D3	LDATA7	F3	LDATA0	H3	D[15]		
B4	GAMAS0	D4	LDATA6	F4	D[19]	H4	D[12]		
B5	PWM	D5	LDATA5	F5	VSS	H5	D[9]		
B6	LLINE	D6	LFRAME	F6	VDDD	H6	D[6]		
B7	GPIO3	D7	LDATA23	F7	E(RD#)	H7	CS#		
B8	LDATA20	D8	LDATA22	F8	D[3]	H8	CONF		
B9	XTAL_OUT	D9	VSSPLL	F9	CLK	H9	D[0]		

5.2 128 pins LQFP

6、引脚描述

关键:

O =输出

IO =双向 (输入/输出)

P =电源引脚

Hi - Z =高阻抗

Table 6-1: MCU Interface Pin Mapping

Pin Name	Type	Reference Voltage Level	TFBGA Pin #	LQFP Pin #	Description
CLK	I	VDDIO	F9	15	TTL clock input. This pin should be tied to VSS if TTL clock input is not used
XTAL_IN	I	-	C9	22	Crystal oscillator input. This pin should be tied to VSS if not used
XTAL_OUT	O	-	B9	24	Crystal oscillator output. This pin should be floating if not used
CS#	I	VDDIO	H7	123	Chip select
D/C#	I	VDDIO	G7	122	Data/Command select
E(RD#)	I	VDDIO	F7	121	6800 mode: E (enable signal) 8080 mode: RD# (read strobe signal)
R/W#(WR#)	I	VDDIO	E7	120	6800 mode: R/W# 0: Write cycle 1: Read cycle 8080 mode: WR# (write strobe signal)
D[23:0]	IO	VDDIO	E8, F4, F8, G1, G2, G3, G4, G5, G6, G8, G9, H1, H2, H3, H4, H5, H6, H9, J1, J2, J3, J4, J5, J6	7, 8, 9, 10, 11, 87, 88, 89, 90, 91, 92, 98, 99, 103, 104, 105, 106, 107, 111, 112, 113, 114, 115, 116	Data bus. Pins not used should be floating
TE	O	VDDLCD	A5	50	Tearing effect

Table 6-2: LCD Interface Pin Mapping

Pin Name	Type	Reference Voltage Level	TFBGA Pin #	LQFP Pin #	Description
LFRAME	O	VDDLCD	D6	43	Vertical sync (Frame pulse)
LLINE	O	VDDLCD	B6	44	Horizontal sync (Line pulse)
LSHIFT	O	VDDLCD	A6	45	Pixel clock (Pixel shift signal)
LDEN	O	VDDLCD	C6	49	Data valid
LDATA[23:0]	O	VDDLCD	A2, A3, B2, B3, B8, C2, C3, C4, C5, C7, C8, D2, D3, D4, D5, D7, D8, E1, E2, E3, E4, F1, F2, F3	28, 29, 30, 31, 35, 59, 60, 61, 62, 63, 67, 68, 69, 70, 71, 72, 76, 77, 78, 79, 80, 81, 85, 86	RGB data
GPIO[3:0]	IO	VDDLCD	A7, A8, A9, B7	36, 37, 38, 39	These pins can be configured for display miscellaneous signals or as general purpose I/O. Default as input
GAMAS [1:0]	O	VDDLCD	A4, B4	52, 53	Gamma selection for panel
PWM	O	VDDLCD	B5	51	PWM output for backlight driver

Table 6-3: Control Signal Pin Mapping

Pin Name	Type	Reference Voltage Level	TFBGA Pin #	LQFP Pin #	Description
RESET#	I	VDDIO	J7	127	Master synchronize reset
CONF	I	VDDIO	H8	128	MCU interface configuration 0: 6800 Interface 1: 8080 Interface

Table 6-4: Power Pin Mapping

Pin Name	Type	TFBGA Pin #	LQFP Pin #	Description
VDDD	P	E6, F6	1, 6, 14, 21, 25, 32, 40, 46, 56, 64, 73, 82, 93, 102, 110, 119, 126	Power supply for internal digital circuit
VDDLCD	P	B1, C1	27, 34, 42, 48, 54, 58, 66, 75, 84	Power supply for LCD interface related pads
VDDPLL	P	E9	18	Power supply for internal analog circuit and analog I/O pads
VDDIO	P	J9	4, 12, 16, 95, 97, 100, 108, 117, 124	Power supply for digital I/O pads
VSS	P	D1, E5, F5, J8	2, 3, 5, 13, 17, 20, 23, 26, 33, 41, 47, 55, 57, 65, 74, 83, 94, 96, 101, 109, 118, 125	Ground for internal digital circuit
VSSPLL	P	D9	19	Ground for internal analog circuit and analog I/O pads

Table 6-5 : LCD Interface Pin Mapping

Pin Names	24-bit	18-bit	8-bit serial
LFRAME		FRAME	
LLINE		LINE	
LSHIFT		SHIFT	
LDEN		DEN	
LDATA23	R7	Drive 0	Drive 0
LDATA22	R6	Drive 0	Drive 0
LDATA21	R5	Drive 0	Drive 0
LDATA20	R4	Drive 0	Drive 0
LDATA19	R3	Drive 0	Drive 0
LDATA18	R2	Drive 0	Drive 0
LDATA17	R1	R5	Drive 0
LDATA16	R0	R4	Drive 0
LDATA15	G7	R3	Drive 0
LDATA14	G6	R2	Drive 0
LDATA13	G5	R1	Drive 0
LDATA12	G4	R0	Drive 0
LDATA11	G3	G5	Drive 0
LDATA10	G2	G4	Drive 0
LDATA9	G1	G3	Drive 0
LDATA8	G0	G2	Drive 0
LDATA7	B7	G1	D7
LDATA6	B6	G0	D6
LDATA5	B5	B5	D5
LDATA4	B4	B4	D4
LDATA3	B3	B3	D3
LDATA2	B2	B2	D2
LDATA1	B1	B1	D1
LDATA0	B0	B0	D0

注

(1) 这些引脚映射使用信号名称通常用于每个面板类型，但是信号名称在各个面板制造商之间可能不同。

7、功能块的描述

7.1 单片机接口

单片机接口连接单片机和ssd1963绘图控制器。单片机接口可配置为6800模式和8080模式通过conf 引脚，拉动conf引脚vssio，单片机接口将被配置为6800模式接口。如果CONF引脚连接于VDDIO，单片机接口将被配置在8080模式。

7.1.1 6800模式

6800型单片机的接口包含CS #, D / C #, E, R / W #, D [23时], 和TE信号（请参阅8080引脚复用模式表6-1）。此接口支持固定E和时钟E的模式定义一个读/写周期。如果E信号保持高，作为使能信号，CS #信号作为一个总线时钟，# CS的上升沿，数据或命令将被锁入系统。如果用户想使用E引脚作为时钟引脚，CS# 引脚需要固定为逻辑0片选芯片。然后E信号的下降边缘将锁存的数据或命令。有关详细信息，请参阅第时序图13. 2. 1.

7.1.2 8080模式

8080型单片机的接口包含CS #, D / C #, RD #, WR #, D [23时]和TE信号（请参阅6800引脚复用模式表6-1）。这个接口使用WR #定义一个写周期和RD #定义一个读周期。如果WR#变低时，CS #信号为低，在WR#上升边缘数据或命令将被锁入系统。同样，读周期将开始在RD#变低和RD#上升沿结束。详细说明将在13. 2. 2章节

7.1.3 寄存器映射

当用户访问寄存器通过并行单片机接口，只有D[7:0]可以用，不管该像素数据的宽度。因此，D[8:23]将只用于显示数据的地址。这提供可能性，像素数据格式如表7-1所示可以通过命令0xf0配置。

7.1.4 像素数据格式

6800和8080的支持9位，8位，16位，18位和24位的数据总线。根据数据总线的宽度，显示数据封装成不同的数据总线方式。

Table 7-1: Pixel Data Format

Interface	Cycle	D23	D22	D21	D20	D19	D18	D17	D16	D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
24 bits	1 st	R7	R6	R5	R4	R3	R2	R1	R0	G7	G6	G5	G4	G3	G2	G1	G0	B7	B6	B5	B4	B3	B2	B1	B0
18 bits	1 st							R5	R4	R3	R2	R1	R0	G5	G4	G3	G2	G1	G0	B5	B4	B3	B2	B1	B0
16 bits (565 format)	1 st									R5	R4	R3	R2	R1	G5	G4	G3	G2	G1	G0	B5	B4	B3	B2	B1
	2 nd																			G7	G6	G5	G4	G3	G2
	3 rd																								G0
16 bits	1 st																								
	2 nd																								
	3 rd																								
12 bits	1 st																								
	2 nd																								
9 bits	1 st																								
	2 nd																								
8 bits	1 st																								
	2 nd																								
	3 rd																								

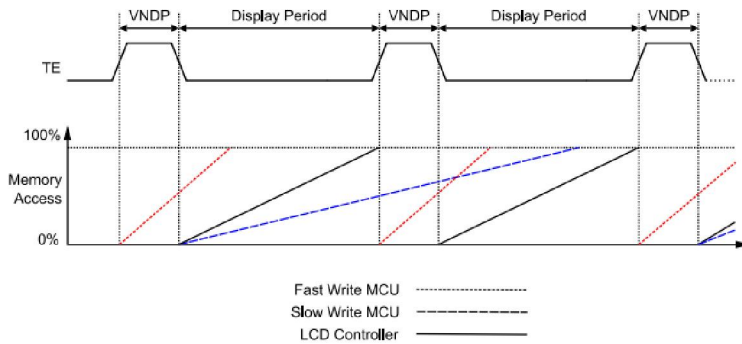
7.1.5 撕裂效应信号

撕裂效应信号（TE）是一个从LCD控制器到单片机的反馈信号。这个信号指示LCD控制器的显示状态。在非显示周期内，TE信号为高。因此，本信号使单片机通过观察非显示周期发送数据，以避免撕裂。

图7-1展示了TE信号有助于避免撕裂。如果单片机写的速度慢于显示速度，显示数据更新，应在LCD控制器开始扫描帧缓存之后。然后，LCD控制器将始终显示旧的存储内容到下一帧。然而，如果单片机比LCD控制器的速度快，它应该在垂直无显示周期开始更新显示内容，使液晶控制器总是可以获取最新更新的内容。

在ssd1963中，用户可配置的TE信号反映垂直非显示期或反映垂直和水平的非显示期。额外水平非显示期的信息，单片机可以计算水平线的液晶显示器扫描更准确地控制刷新动作。通常，一个快速的单片机不需要水平非显示周期。但缓慢的MCU将需要它确保帧缓存更新过程总是滞后于液晶显示控制器。

Figure 7-1: Relationship between Tearing Effect Signal and MCU Memory Writing

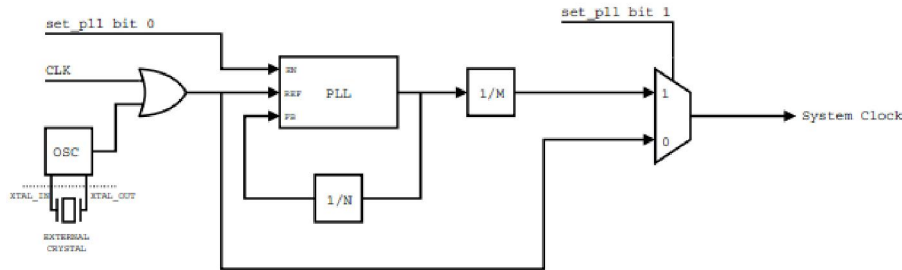


7.2 系统时钟发生器

对于ssd1963系统时钟是由内置的锁相环产生。该PLL的参考时钟可以来自CLK引脚或外部晶体振荡器。由于CLK引脚和振荡器的输出连接到锁相环的“或”门，未使用的时钟必须接VSS。

PLL由“set_pll”命令0xE0的位1配置为系统时钟，在配置前，系统时钟为参考时钟。这使用户可以发送“set_pll_mn”命令0xE2配置锁相环频率。当配置好锁相环频率和启用的锁相环由“set_pll”命令0xE0的0位，用户仍要等待100ms，待锁相环锁定。然后，锁相环准备好了，可以通过“set_pll”命令0xE0的位1，配置为系统时钟。

Figure 7-2: Clock Control Diagram



7.3 帧缓冲

在ssd1963内有1215k字节d内置SRAM用于帧缓冲。当帧缓冲区读或写时，通过设置帧缓冲区，地址计数器将增一或减一。

Table 7-2: Frame Buffer Settings regarding to set_address_mode command 0x36

	Option 1 Horizontal: Increment Vertical: Increment B6 = 0; B7 = 0	Option 2 Horizontal: Increment Vertical: Decrement B6 = 0; B7 = 1	Option 3 Horizontal: Decrement Vertical: Increment B6 = 1; B7 = 0	Option 4 Horizontal: Decrement Vertical: Decrement B6 = 1; B7 = 1
Horizontal Frame Buffer Mode B5 = 0	00000h 5DC00h	00000h 5DC00h	00000h 5DC00h	00000h 5DC00h
Vertical Frame Buffer Mode B5 = 1	00000h 5DC00h	00000h 5DC00h	00000h 5DC00h	00000h 5DC00h

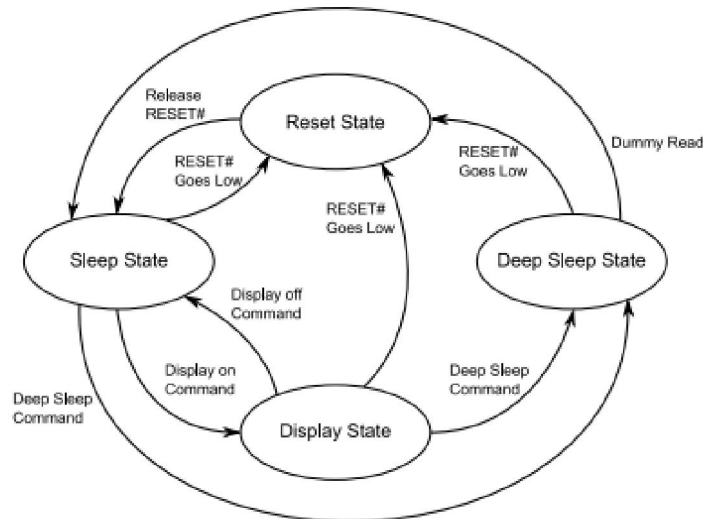
7.4 系统时钟和复位管理器

“系统时钟和复位管理器”对整个系统分发复位信号和时钟信号。它控制时钟发生器，并包括打开和关闭每个时钟功能模块的时钟门控电路。同时，将时钟发生器分出源时钟做为不同模块的操作时钟。

系统时钟和复位管理器也管理的复位信号，以确保系统处于复位状态时，所有模块重置到适当的状态，深度睡眠状态，睡眠状态和显示状态。

图7-3显示ssd1963四种运行状态的状态图。

Figure 7-3: State Diagram of SSD1963



Reset State: Clock Generator Stop Unable to Receive Command Unable to Update Frame Buffer Display Off All Settings Reset	Deep Sleep State: Clock Generator Stop Unable to Receive Command Unable to Update Frame Buffer Display Off All Settings Retain	Sleep State: Clock Generator On Able to Receive Command Able to Update Frame Buffer Display Off All Settings Retain	Display State: Clock Generator On Able to Receive Command Able to Update Frame Buffer Display On All Settings Retain
--	--	---	--

7.5 LCD控制器

7.5.1 显示格式

LCD控制器读取帧缓冲区生成显示信号，根据选定的显示面板格式。ssd1963支持常见的内存更少的TFT驱动使用通用的RGB数据格式。

7.5.2 普通I/O口

GPIO引脚可以工作在2种模式，GPIO方式和多种显示信号模式。当引脚配置为GPIO，这些引脚可以通过单片机直接控制。因此，用户可以使用这些引脚效仿其他如SPI或I2C接口。如果这些引脚配置为显示信号，他们会定期根据信号的设置用于显示。他们可以设置切换一次帧，一次线或在任意时间。因此他们可以配置为一些常见的信号所用的不同的面板用于STH或LP信号。

8. 命令表

代码	命令	描述
0x00	nop	空操作
0x01	Soft_reset	软件复位
0x0A	Get_power_mode	获取当前电源模式
0x0B	Get_address_mode	获取到显示面板的帧缓冲的读次序
0x0C	Rrserved	保留
0x0D	Get_display_mode	SSD1963返回显示图像的模式
0x0E	Get_tear_effect_staus	获取撕裂效果状态
0x0F	Rrserved	保留
0x10	Enter_sleep_mode	关闭面板。这个命令将拉低GPIO0。当GPIO0为正常的GPIO或LCD多种信号，这命令将被忽略。

0x11	Exit_sleep_mode	打开面板。这个命令将拉高GPIO0。当GPIO0为正常的GPIO或LCD多种信号，这命令将被忽略。
0x12	Enter_partial_mode	显示的部分区域用于图像显示
0x13	Enter_ornal_mode	整个显示区域用于图像显示
0x20	Exit_invert_mode	显示图像的颜色不倒置
0x21	Enter_invert_mode	显示图像的颜色倒置
0x26	Set_gamma_curve	选择伽马曲线用于显示面板
0x28	Set_display_off	清空显示面板
0x29	Set_display_on	在显示面板上显示图像
0x2A	Set_column_address	设置列地址
0x2B	Set_page_address	设置页地址
0x2C	Write_memory_start	从主机处理器接口和ssd1963传输图像信息开始在set_column_address和set_page_address提供的位置
0x2E	Read_memory_start	从ssd1963和主机处理器传输图像信息开始在set_column_address和set_page_address提供的位置
0x30	Set_partial_area	在显示面板上定义部分显示区域
0x33	set_scroll_area	定义了垂直滚动和固定区域展示区
0x34	set_tear_off	同步信息不被发送到从ssd1963到主处理器
0x35	set_tear_on	在VFP的开始，同步信息从ssd1963送到主机处理器
0x36	set_address_mode	设置从帧缓冲器到显示面板的读取顺序
0x37	set_scroll_start	定义垂直滚动的起点
0x38	exit_idle_mode	全彩色深度用于显示面板
0x39	enter_idle_mode	减少颜色深度用于显示面板
0x3A	Rrserved	保留
0x3C	write_memory_continue	从主机处理器接口传输图像信息到ssd1963在最后写入位置
0x3E	read_memory_continue	从ssd1963后继续读取图像数据，在read_memory_continue或read_memory_start命令后
0x44	set_tear_scanline	同步信息从ssd1963送到主机处理器，当显示面板刷新达到设置扫描行
0x45	get_scanline	获取当前扫描行
0xA1	read_ddb	从提供的位置读取DDB
0xA8	Reserved	保留
0xB0	set_lcd_mode_	设置液晶面板模式和分辨率
0xB1	get_lcd_mode	获取当前的液晶面板模式，板的强度和分辨率
0xB4	set_hori_period	设置前沿
0xB5	get_hori_period	获取当前前沿设置
0xB6	set_vert_period	设置垂直消隐间隔在最后扫描行和下一LFRAME脉冲之间
0xB7	get_vert_period	获取垂直消隐间隔在最后扫描行和下一LFRAME脉冲之间
0xB8	set_gpio_conf	设置GPIO的配置。如果GPIO不用于LCD，设置方向。否则他们作为LCD信号。
0xB9	get_gpio_conf	获取当前GPIO的配置
0xBA	set_gpio_value	GPIO配置为输出时，设置GPIO的值
0xBB	get_gpio_status	GPIO配置为输出时，获取GPIO的值
0xBC	set_post_proc	设置图像后处理
0xBD	get_post_proc	获取图像后处理
0xBE	set_pwm_conf	
0xBF	get_pwm_conf	
0xC0	set_lcd_gen0	设置LCD信号发生器0的触发特性，上升，下降，周期
0xC1	get_lcd_gen0	获取当前设置的LCD信号发生器0
0xC2	set_lcd_gen1	设置LCD信号发生器1的触发特性，上升，下降，周期
0xC3	get_lcd_gen1	获取当前设置的LCD信号发生器1
0xC4	set_lcd_gen2	设置LCD信号发生器2的触发特性，上升，下降，周期

0xC5	get_lcd_gen2	获取当前设置的LCD信号发生器2
0xC6	set_lcd_gen3	设置LCD信号发生器3的触发特性，上升，下降，周期
0xC7	get_lcd_gen3	获取当前设置的LCD信号发生器3
0xC8	set_gpio0_rop	相对于LCD信号发生器，设置GPIO0用于ROP操作。如果GPIO0配置为通用GPIO，没有影响。
0xC9	get_gpio0_rop	相对于LCD信号发生器，获取GPIO0的特性
0Xca	set_gpio1_rop	相对于LCD信号发生器，设置GPIO1用于ROP操作。如果GPIO1配置为通用GPIO，没有影响。
0Xcb	get_gpio1_rop	相对于LCD信号发生器，获取GPIO1的特性
0Xcc	set_gpio2_rop	相对于LCD信号发生器，设置GPIO2用于ROP操作。如果GPIO2配置为通用GPIO，没有影响。
0xCd	get_gpio2_rop	相对于LCD信号发生器，获取GPIO2的特性
0xCe	set_gpio3_rop	相对于LCD信号发生器，设置GPIO3用于ROP操作。如果GPIO3配置为通用GPIO，没有影响。
0xCf	get_gpio3_rop	相对于LCD信号发生器，获取GPIO3的特性
0Xd0	set_dbc_conf	设置动态背光源配置
0xD1	get_dbc_conf	获取动态背光源配置
0xD4	set_dbc_th	设定每级节能的阈值
0xD5	get_dbc_th	获取每级节能的阈值
0Xe0	set_pll	锁相环启动。启动之前，该系统运行通过晶体振荡器或时钟输入
0Xe2	set_pll_mn	设置锁相环
0xE3	get_pll_mn	获取当前锁相环的设置
0xE4	get_pll_status	获取当前锁相环的状态
0xE5	set_deep_sleep	设置深度睡眠模式
0xE6	set_lshift_freq	设置LSHIFT（像素时钟）频率
0xE7	get_lshift_freq	获取当前LSHIFT（像素时钟）频率
0Xe8	Rrserved	保留
0xE9	Rrserved	保留
0Xf0	set_pixel_data_interface	设置主处理器的像素数据格式接口
0Xf1	get_pixel_data_interface	获取当前像素数据格式设置
0xFF	Rrserved	保留

9 命令描述

9.1 nop

命令 0x00

参数 无

	D/C	D7	D6	D5	D4	D3	D2	D1	D0	Hex
Command	0	0	0	0	0	0	0	0	0	0

描述

空操作

9.2 soft_reset

命令 0x01

参数 无

	D/C	D7	D6	D5	D4	D3	D2	D1	D0	Hex
Command	0	0	0	0	0	0	0	0	1	01

描述

SSD1963执行软件复位。除了命令0Xe0到0xE5，复位其他所有配置寄存器

注意：

该命令后，主处理器再向 SSD1963 发送新命令前必须等候 5MS

9.3 get_power_mode

命令 0x0A

参数 1

	D/C	D7	D6	D5	D4	D3	D2	D1	D0	Hex
命令	0	0	0	0	0	1	0	1	0	0A
参数	1	0	A6	A5	A4	A3	A2	0	0	XX

描述

获取当前电源模式

A[6]: 空闲模式开/关(POR = 0)

- 0 空闲模式关
- 1 空闲模式开

A[5]: 部分模式开/关(POR = 0)

- 0 部分模式关
- 1 部分模式开

A[4]: 睡眠模式开/关(POR = 0)

- 0 睡眠模式关
- 1 睡眠模式开

A[3]: 正常显示模式开/关(POR = 0)

- 0 正常显示模式关
- 1 正常显示模式开 (部分模式和垂直滚动关)

A[2]: 显示开/关(POR = 0)

- 0 显示关
- 1 显示开

9.4 get_address_mode

命令 0x0B

参数 1

	D/C	D7	D6	D5	D4	D3	D2	D1	D0	Hex
命令	0	0	0	0	0	1	0	1	1	0B
参数	1	A7	A6	A5	A4	A3	A2	0	0	XX

描述

得到的帧缓冲的显示面板的读取顺序

A[7]: 页地址顺序(POR = 0)

- 0 从顶部到底部
- 1 从底部到顶部

A[6]: 列地址顺序(POR = 0)

- 0 从左到右
- 1 从右到左

A[5]: 页/列顺序(POR = 0)

- 0 普通模式
- 1 反转模式

A[4]: 行地址顺序(POR = 0)

- 0 LCD 更新从顶部到底部
- 1 LCD 更新从底部到顶部

A[3]: RGB/BGR 顺序(POR = 0)

- 0 RGB
- 1 BGR

A[2]: 显示数据锁存数据(POR = 0)

- 0 LCD 更新从左到右
- 1 LCD 更新从右到左

9.5 get_display_mode

命令 0x0D

参数 1

	D/C	D7	D6	D5	D4	D3	D2	D1	D0	Hex
命令	0	0	0	0	0	1	1	0	1	0D
参数	1	A7	0	A5	0	0	A2	A1	A0	XX

描述

获取显示图像模式的状态

A[7]: 垂直滚动开/关(POR = 0)

0 垂直滚动关

1 垂直滚动开

A[5]: 反转模式开/关(POR = 0)

0 反转模式关

1 反转模式开

A[2:0]: 伽马曲线选择(POR = 011)

000 伽马曲线 0

001 伽马曲线 1

010 伽马曲线 2

011 伽马曲线 3

100 保留

101 保留

110 保留

111 保留

9.6 get_tear_effect_mode

命令 0x0E

参数 1

	D/C	D7	D6	D5	D4	D3	D2	D1	D0	Hex
命令	0	0	0	0	0	1	1	1	0	0E
参数	1	A7	0	0	0	0	0	0	0	XX

描述

获取ssd1963当前的撕裂效果模式

A[7]: 撕裂效果行模式(POR = 0)

0 撕裂效果关

1 撕裂效果开

9.7 enter_sleep_mode

命令 0x10

参数 无

	D/C	D7	D6	D5	D4	D3	D2	D1	D0	Hex
命令	0	0	0	0	1	0	0	0	0	10

描述

关闭面板。这个命令使ssd1963进入睡眠模式，如果set_gpio_conf (0xb8 B0 = 0) 并拉低GPIO[0]

如果GPIO[0]为正常的GPIO或LCD混合信号，这命令不会影响GPIO[0]。

注意：

该命令后，主处理器再向SSD1963发送新命令前必须等候5MS

9.8 exit_sleep_mode

命令 0x11

参数 无

	D/C	D7	D6	D5	D4	D3	D2	D1	D0	Hex
命令	0	0	0	0	1	0	0	0	1	11

描述

打开面板。这个命令使ssd1963退出睡眠模式，如果set_gpio_conf (0xb8 B0 = 0) 并拉高GPIO[0]

如果GPIO[0]为正常的GPIO或LCD混合信号，这命令不会影响GPIO[0]。

注意:

该命令后, 主处理器再向 SSD1963 发送新命令前必须等候 5MS

**这个命令将自动触发 set_display_on(0x29)

9.9 enter_partial_mode

命令 0x12

参数 无

	D/C	D7	D6	D5	D4	D3	D2	D1	D0	Hex
命令	0	0	0	0	1	0	0	1	0	12

描述

一旦enter_partial_mode被触发, 部分显示模式窗口由set_partial_area (0x30) 描述。

一旦enter_normal_mode (0x13) 被触发, 局部显示模式将结束。

9.

命令

参数

	D/C	D7	D6	D5	D4	D3	D2	D1	D0	Hex
Command	1	A7	A6	A5	A4	A3	A2	0	0	XX

描述

9.10 enter_normal_mode

命令 0x13

参数 无

	D/C	D7	D6	D5	D4	D3	D2	D1	D0	Hex
命令	0	0	0	0	1	0	0	1	1	13

描述

这个命令导致ssd1963进入正常模式。正常模式是指部分显示和垂直滚动模式关闭。这意味着整个显示区用于显示图像

9.11 exit_invertl_mode

命令 0x20

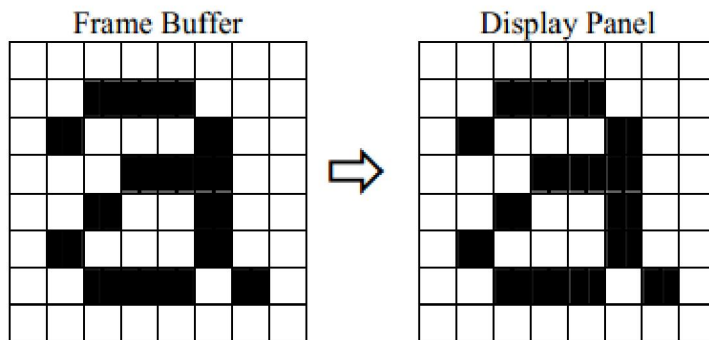
参数 无

	D/C	D7	D6	D5	D4	D3	D2	D1	D0	Hex
命令	0	0	0	2	0	0	0	0	0	20

描述

这个命令使ssd1963停止反相图像数据在显示面板。帧缓冲区的内容保持不变。

Figure 9-1: Exit Invert mode example



9.12 enter_invertl_mode

命令 0x21

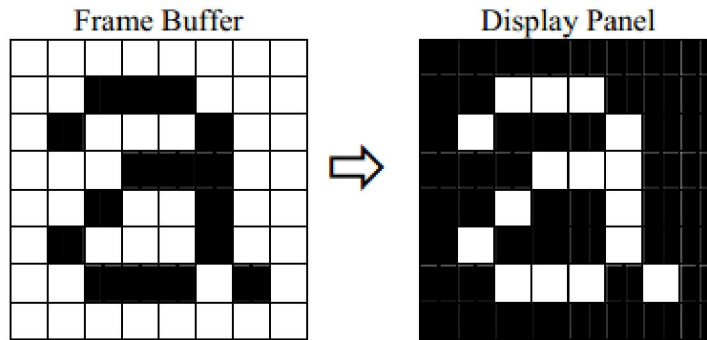
参数 无

	D/C	D7	D6	D5	D4	D3	D2	D1	D0	Hex
命令	0	0	0	2	0	0	0	0	1	21

描述

这个命令使ssd1963反转图像数据在显示面板。帧缓冲区的内容仍不变的。

Figure 9-2: Enter Invert mode example



9. set_gamma_curve

命令 0x26

参数 1

	D/C	D7	D6	D5	D4	D3	D2	D1	D0	Hex
Command	0	0	0	1	0	0	1	1	0	26
参数	1	0	0	0	0	A3	A2	A1	A0	XX

描述

选择用于显示板的伽马曲线

A[3:0]	Gamma curve selection (POR = 1000)	GAMAS[1]	GAMAS[0]
0000	No gamma curve selected (Same as 0001b)	0	0
0001	Gamma curve 0	0	0
0010	Gamma curve 1	0	1
0100	Gamma curve 2	1	0
1000	Gamma curve 3	1	1
Others	Reserved		

9.14 set_display_off

命令 0x28

参数 无

	D/C	D7	D6	D5	D4	D3	D2	D1	D0	Hex
Command	0	0	0	1	0	1	0	0	0	28

描述

清空显示面板。帧缓冲区的内容不变。

9.15 set_display_on

命令 0x29

参数 无

	D/C	D7	D6	D5	D4	D3	D2	D1	D0	Hex
Command	0	0	0	1	0	1	0	0	1	29

描述

在显示面板上显示的图像

9.16 set_column_address

命令 0x2A

参数 4

	D/C	D7	D6	D5	D4	D3	D2	D1	D0	Hex
命令	0	0	0	1	0	1	0	1	0	29
参数1	1	SC15	SC14	SC13	SC12	SC11	SC10	SC9	SC8	XX
参数2	1	SC7	SC6	SC5	SC4	SC3	SC2	SC1	SC0	XX
参数3	1	EC15	EC14	EC13	EC12	EC11	EC10	EC9	EC8	XX
参数4	1	EC7	EC6	EC5	EC4	EC3	EC2	EC1	EC0	XX

描述

设置主机访问帧缓冲区的列地址, 相关寄存器 read_memory_continue(0x3e) 和 write_memory_continue(0x3C)

SC[15: 8]: 开始列数的高字节 (POR = 00000000)

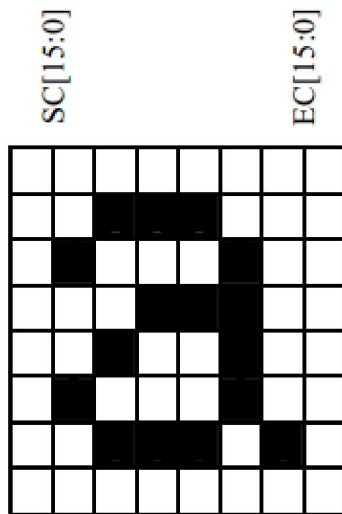
SC[7: 0]: 开始列数的低字节 (POR = 00000000)

EC[15: 8]: 结束列数的高字节 (POR = 00000000)

EC[7: 0]: 结束列数的低字节 (POR = 00000000)

注意: SC[15: 0] 必须等于或小于 EC[15: 0]

Figure 9-3: Set Column Address example



9.17 set_page_address

命令 0x2B

参数 4

	D/C	D7	D6	D5	D4	D3	D2	D1	D0	Hex
命令	0	0	0	1	0	1	0	0	1	2B
参数1	1	SP15	SP 14	SP 13	SP 12	SP 11	SP 10	SP 9	SP 8	XX
参数2	1	SP 7	SP 6	SP5	SP 4	SP 3	SP2	SP1	SP0	XX
参数3	1	EP15	EP14	EP13	EP12	EP11	EP10	EP9	EP8	XX
参数4	1	EP7	EP6	EP5	EP4	EP3	EP2	EP1	EP0	XX

描述

设置主机访问帧缓冲区的页地址, 相关寄存器 read_memory_start (0x2C), write_memory_start (0x2E), read_memory_continue (0x3E) and write_memory_continue (0x3C)..

SP[15:8]: 开始页数 (行) 高字节 (POR = 00000000)

SP[7:0]: 开始页数 (行) 低字节 (POR = 00000000)

EP[15:8]: 结束页数 (行) 高字节 (POR = 00000000)

EP[7:0]: 结束页数 (行) 低字节 (POR = 00000000)

注意: SP[15: 0] 必须等于或小于 EP[15: 0]

